



# КОМП'ЮТЕРНА СХЕМОТЕХНІКА ТА АРХІТЕКТУРА КОМП'ЮТЕРІВ

## Робоча програма навчальної дисципліни (Силабус)

### Реквізити навчальної дисципліни

Рівень вищої освіти	<i>Перший (бакалаврський)</i>
Галузь знань	<i>12 «Інформаційні технології»</i>
Спеціальність	<i>122 «Комп'ютерні науки»</i>
Освітня програма	<i>Цифрові технології в енергетиці</i>
Статус дисципліни	<i>Обов'язкова</i>
Форма навчання	<i>Очна (денна)</i>
Рік підготовки, семестр	<i>I курс, осінній семестр</i>
Обсяг дисципліни	<i>120 годин / 4 кредити ECTS, 36 лек., 18 практик., 66 СРС</i>
Семестровий контроль/ контрольні заходи	<i>Залік, МКР, РГР, виконання лабораторних робіт</i>
Розклад занять	<i><a href="http://roz.kpi.ua">http://roz.kpi.ua</a></i>
Мова викладання	<i>Українська</i>
Інформація про керівника курсу / викладачів	<i>Лектор: к.т.н. Бур'ян Сергій Олександрович Лабораторні роботи: к.т.н. Бур'ян Сергій Олександрович</i>
Розміщення курсу	

### Програма навчальної дисципліни

#### 1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

*Силабус навчальної дисципліни «Комп'ютерна схемотехніка та архітектура комп'ютерів» складено відповідно до освітньої програми «Цифрові технології в енергетиці» (версія 2024 року) підготовки бакалаврів спеціальності 122 – Комп'ютерні науки.*

***Метою навчальної дисципліни** є формування та закріплення у студентів наступних компетентностей: (ЗК03) Знання та розуміння предметної області та розуміння професійної діяльності; (ЗК06) Здатність вчитися й оволодівати сучасними знаннями; (ФК09) Здатність реалізувати багаторівневу обчислювальну модель на основі архітектури клієнт-сервер, включаючи бази даних, знань і сховища даних, виконувати розподілену обробку великих наборів даних на кластерах стандартних серверів для забезпечення обчислювальних потреб користувачів, у тому числі на хмарних сервісах; (ФК12) Здатність забезпечити організацію обчислювальних процесів в інформаційних системах різного призначення з урахуванням архітектури, конфігурування, показників результативності функціонування операційних систем і системного програмного забезпечення.*

***Предмет навчальної дисципліни** – методи синтезу та програмування логічних пристроїв, які є складовими частинами архітектури комп'ютерів.*

**Програмні результати навчання, на покращення яких спрямована дисципліна:** (ПРН13) Володіти мовами системного програмування та методами розробки програм, що взаємодіють з компонентами комп'ютерних систем. Використовувати мережні технології, архітектури комп'ютерних мереж, мати практичні навички технології адміністрування комп'ютерних мереж та їх програмного забезпечення.; (ПРН16) Виконувати паралельні та розподілені обчислення, застосовувати чисельні методи та алгоритми для паралельних структур, мови паралельного програмування при розробці та експлуатації паралельного та розподіленого програмного забезпечення.

## **2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)**

Для успішного засвоєння дисципліни студент повинен володіти базовими знаннями шкільної програми математики та фізики. Компетентності, знання та уміння, одержані в процесі вивчення є необхідними для подальшого вивчення дисципліни «Операційні системи».

## **3. Зміст навчальної дисципліни**

### **Розділ 1. Математичні основи синтезу логічних пристроїв**

Тема 1.1. Елементи алгебри-логіки

Тема 1.2. Аксиоми та закони алгебри-логіки

Тема 1.3. Нормальні та довершені нормальні форми логічних функцій

Тема 1.4. Функції однієї та двох змінних

Тема 1.5. Застосування карт Карно для мінімізації логічних функцій

### **Розділ 2. Синтез однотоактних та багатотоактних логічних пристроїв**

Тема 2.1. Синтез однотоактних схем

Тема 2.2. Проектування схем електричних принципів на інтегральних мікросхемах

Тема 2.3. Синтез багатотоактних схем методом циклограм

Тема 2.4. Синтез схем з технологічними затримками методом циклограм

### **Розділ 3. Архітектура комп'ютерів**

Тема 3.1. Прості програмовані логічні інтегральні схеми

Тема 3.2. Складні програмовані логічні інтегральні схеми

Тема 3.3. Програмовані користувачем вентильні матриці

Тема 3.4. Програмовані логічні схеми з комбінованою архітектурою

Тема 3.5. Програмовані системи на кристалі

## **4. Навчальні матеріали та ресурси**

### **Основна література**

1. І.М. Бондаренко, О.В. Бородін, В.П. Карнаушенко Сучасна компонентна база електронних систем: навч. посібник для студентів ЗВО. / І.М. Бондаренко, О.В. Бородін, В.П. Карнаушенко. – Харків: ХНУРЕ, 2020. – 268 с. (доступ за посиланням [https://openarchive.nure.ua/bitstream/document/14062/3/SKB\\_2020.pdf](https://openarchive.nure.ua/bitstream/document/14062/3/SKB_2020.pdf)).

2. Ковальчук О.В. Логічний синтез дискретних схем автоматики: навчальний посібник – К.: НТУУ «КПІ», 2008. – 168 с. ISBN 978-966-622-294-0.

3. Схемотехніка: Пристрої цифрової електроніки [Електронний ресурс]: в 2 т. : підручник для студентів, що навчаються за спеціальності «Електроніка» / В. М. Рябенський, В. Я. Жуйков, Ю. С. Ямненко, А. В. Заграничний ; НТУУ «КПІ». – Електронні текстові дані (2 файли: 5,06 Мбайт, 5,46 Мбайт). – Київ, 2016. – 757 с. – Назва з екрана. (доступ за посиланням <https://ela.kpi.ua/handle/123456789/18970>).

4. Сенько В. І. та ін. Електроніка і мікросхемотехніка: У 4-х т. Том 3. Цифрові пристрої: Підручник/За ред. ВІ Сенька //К.: Каравела. – 2008.

5. Сенько В. І. та ін. Електроніка і мікросхемотехніка: У 4-х т. Том 3. Цифрові пристрої: Підручник/За ред. ВІ Сенька //К.: Каравела. – 2008.

6. Проектування комп'ютерних систем на основі мікросхем програмованої логіки [Текст]: монографія / С.А. Іванець, Ю.О. Зубань, В.В. Казимир, В.В. Литвинов. - Суми : СумДУ, 2013. - 313 с. (доступ за посиланням <http://essuir.sumdu.edu.ua/handle/123456789/33465>).

7. Семенюк В. Я. Класифікація сучасних програмованих логічних інтегральних схем / В. Я. Семенюк, М. В. Воскресенський, О. І. Міскевич. // Науковий журнал "Комп'ютерно-інтегровані технології: освіта, наука, виробництво". – 2013. – №12. – С. 180–183. (доступ за посиланням <https://cutt.ly/OOoJhE3>).

8. Altera Cyclone II. Device Family Overview (доступ за посиланням <https://cutt.ly/1OoJbm4>).

9. Altera MAX300A. Programmable Logic Device Family (доступ за посиланням <https://cutt.ly/KJUTy6e>).

10. Intel Max 10 GPGA Device Overview (доступ за посиланням <https://cutt.ly/AOoLKxT>).

11. Intel DE10-Lite Board. Documentation (доступ за посиланням <https://cutt.ly/WOoZUqH>).

#### **Додаткова література**

12. Бур'ян С.О. Логічний синтез дискретних систем автоматичного керування при використанні програмованих реле низького рівня / С.О. Бур'ян, М.В. Печеник, Г.Ю. Землянхіна, І.С. Епіфанцев // Збірник наукових праць національного університету кораблебудування імені адмірала Макарова. – 2021 - №1 (484). – С. 54-60 (доступ за посиланням [https://doi.org/10.15589/znp2021.1\(484\).7](https://doi.org/10.15589/znp2021.1(484).7)).

13. F. Basile, P. Chiacchio and D. Gerbasio, "On the Implementation of Industrial Automation Systems Based on PLC," in IEEE Transactions on Automation Science and Engineering, vol. 10, no. 4, pp. 990-1003, Oct. 2013, doi: 10.1109/TASE.2012.2226578 (доступ за посиланням <https://ieeexplore.ieee.org/document/6381490>).

14. Дичка, І. А. Основи прикладної теорії цифрових автоматів [Електронний ресурс] : підручник / І. А. Дичка, В. П. Тарасенко, М. В. Онаї ; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 23,22 Мбайт). – Київ: КПІ ім. Ігоря Сікорського, 2019. – 506 с. – Назва з екрана (доступ за посиланням <https://ela.kpi.ua/handle/123456789/29295>).

15. Vingron, S. P. (2012). Logic circuit design: Selected methods. Springer Science & Business Media.

### **Навчальний контент**

#### **5. Методика опанування навчальної дисципліни(освітнього компонента)**

##### *Лекційні заняття*

№ з/п	Назва теми лекції та перелік основних питань (перелік дидактичних засобів, посилання на інформаційні джерела)
1	<b>Тема 1.1. Елементи алгебри-логіки.</b> <u>Основні питання:</u> двозначна алгебра логіки – математичний апарат аналізу та синтезу релейних схем; поняття реле та контактів; принцип роботи релейного пристрою; математичний опис релейного пристрою; логічна змінна і логічна функція; конституенти одиниці та нуля; основні логічні функції.
2	<b>Тема 1.2. Аксиоми та закони алгебри-логіки.</b>

	<p><u>Основні питання:</u> аксіоми алгебри-логіки; основні закони алгебри логіки, побудовані на застосуванні операцій кон'юнкції, диз'юнкції та інверсії; приклади застосування законів алгебри-логіки; доведення деяких законів алгебри-логіки.</p>
3	<p><b>Тема 1.3. Нормальні та довершені нормальні форми логічних функцій. Частина 1.</b></p> <p><u>Основні питання:</u> диз'юнктивна нормальна форма (ДНФ) та довершена диз'юнктивна нормальна форма (ДДНФ) логічної функції; складання ДДНФ за таблицею істинності; складання таблиці істинності за функцією, що подана у ДНФ та ДДНФ; розгортання ДНФ у ДДНФ; властивості ДДНФ.</p>
4	<p><b>Тема 1.3. Нормальні та довершені нормальні форми логічних функцій. Частина 2.</b></p> <p><u>Основні питання:</u> кон'юнктивна нормальна форма (КНФ) та довершена кон'юнктивна нормальна форма (ДКНФ) логічної функції; складання ДКНФ за таблицею істинності; складання таблиці істинності за функцією, що подана у КНФ та ДКНФ; розгортання КНФ у ДКНФ; властивості ДКНФ.</p> <p><b>Тема 1.4. Функції однієї та двох змінних. Частина 1.</b></p> <p><u>Основні питання:</u> визначення залежності кількості функцій, що можна отримати від різної кількості аргументів; представлення таблиці істинності для функції однієї змінної; визначення функцій однієї змінної та їх представлення у вигляді математичних рівнянь, релейно-контакторної схеми та логічного елемента.</p>
5	<p><b>Тема 1.4. Функції однієї та двох змінних. Частина 2</b></p> <p><u>Основні питання:</u> представлення таблиці істинності для функції двох змінних; визначення функцій двох змінних та їх представлення у вигляді математичних рівнянь та логічних елементів; правила позначень логічних елементів на основі ДСТУ та ANSI.</p> <p><b>Тема 1.5. Застосування карт Карно для мінімізації логічних функцій. Частина 1</b></p> <p><u>Основні питання:</u> поняття карти Карно, як способу представлення логічної функції; правила заповнення карти Карно одиницями та нулями по заданій логічній функції у вигляді КНД, ДНФ та таблиці істинності; поняття сусідніх клітинок у карті Карно.</p>
6	<p><b>Тема 1.5. Застосування карт карно для мінімізації логічних функцій. Частина 2</b></p> <p><u>Основні питання:</u> правила об'єднання сусідніх клітинок карти карно у контури; об'єднання сусідніх контурів; мінімізація логічної функції за допомогою карти Карно; запис мінімізованої функції у вигляді КНФ та ДНФ.</p>
7	<p><b>Тема 2.1. Синтез однотоктних схем</b></p> <p><u>Основні питання:</u> поняття однотоктної схеми; послідовність синтезу однотоктних схем методом таблиць істинності і карт Карно; приклади синтезу однотоктних схем.</p>
8	<p><b>Тема 2.2. Проектування схем електричних принципів на інтегральних мікросхемах</b></p> <p><u>Основні питання:</u> типові промислові мікросхеми серії 7400; позначення виводів мікросхем на схемах електричних принципів; правила позначення кнопок, світлодіодів, кінцевих вимикачів, логічних елементів та інших елементів на схемах електричних принципів; правила складання переліку елементів до схем електричних принципів.</p>
9	<p><b>Тема 2.3. Синтез багатотактних схем методом циклограм. Частина 1</b></p> <p><u>Основні питання:</u> поняття циклограми; основні визначення: такт, період, вмикаючий такт, вимикаючий такт, вмикаючий період, вимикаючий період,</p>

	період вмикання, період вимикання; перша, друга та третя перевірки реалізованості циклограм; складання рівнянь для вихідних елементів.
10	<b>Тема 2.3. Синтез багатотактних схем методом циклограм. Частина 2</b> <u>Основні питання:</u> приклади синтезу схем за заданими умовами роботи на основі циклограм; врахування впливу самоблокування для циклограм, що мають декілька періодів вмикання.
11	<b>Тема 2.4. Синтез схем з технологічними затримками методом циклограм</b> <u>Основні питання:</u> позначення затримок часу на циклограмах; особливості складання рівнянь для таймерів; приклади синтезу схем із технологічними затримками методом циклограм.
12	<b>Модульна контрольна робота</b>
13	<b>Тема 3.1. Прості програмовані логічні інтегральні схеми</b> <u>Основні питання:</u> загальні відомості про програмовані логічні інтегральні схеми (ПЛІС); засоби програмування ПЛІС; програмовані постійні запам'ятовуючі пристрої (ППЗП); симуляція роботи ППЗП у середовищі Multisim; програмовані логічні матриці (ПЛМ); реалізація у ПЛМ логічних функцій у дужках; програмовані матриці логіки (ПМЛ); розширення можливостей ПЛМ і ПМЛ; загальні властивості простих програмованих логічних інтегральних схем.
14	<b>Тема 3.2. Складні програмовані логічні інтегральні схеми</b> <u>Основні питання:</u> класифікація сучасних програмованих логічних схем; загальні відомості про складні програмовані логічні схеми (CPLD); структура CPLD з макрокомірками; система зв'язків CPLD; блоки вводу/виводу CPLD; архітектура CPLD на прикладі мікросхеми сімейства MAX3000; конфігурація та програмування мікросхем CPLD.
15	<b>Тема 3.3. Програмовані користувачем вентильні матриці</b> <u>Основні питання:</u> загальні відомості про програмовані користувачем вентильні матриці (FPGA); логічні блоки FPGA на основі транзисторів та мультиплексорів; мікросхеми FPGA на «великозернистих» логічних блоках; програмований блок вводу/виводу мікросхем FPGA; система міжз'єднань FPGA; приклади мікросхем FPGA середньої складності.
16	<b>Тема 3.4. Програмовані логічні схеми з комбінованою архітектурою</b> <u>Основні питання:</u> загальні відомості про програмовані логічні схеми з комбінованою архітектурою; мікросхеми сімейства MAX II, MAX V і MAX 10; матричний логічний блок та логічний елемент мікросхем сімейства MAX; елементи вводу/виводу; енергонезалежне сімейство ПЛІС MAX 10; сфери застосування ПЛІС MAX 10.
17	<b>Тема 3.5. Програмовані системи на кристалі</b> <u>Основні питання:</u> загальні відомості про програмовані системи на кристалі; переваги програмованих систем на кристалі; процесорне ядро Nios II мікросхем фірми Altera; ПЛІС типу програмована «система на кристалі» з однорідною структурою; програмовані системи на кристалі з FPGA: Arria GX; програмовані системи на кристалі з FPGA: Cyclone; програмовані системи на кристалі з вбудованими процесорними блоками; програмована система на кристалі типу Cyclone V SoC FPGA з вбудованими процесорними системами.
18	<b>Залік</b> На заліку оголошується кінцева оцінка, яка ставиться у заліково-екзаменаційну відомість. Студенти, що не набрали 60 балів, а також, ті хто хочуть підвищити свою оцінку виконують на занятті залікову контрольну роботу. Студенти, що не допущені до заліку можуть здавати на занятті заборгованості. Якщо

<p>недопущений студент зміг протягом заняття отримати допуск та має більш ніж 60 балів, він отримує залікову оцінку на цьому ж занятті. Якщо студент допустився, але 60 балів не набрав, він також має право написати залікову тестову роботу. Недопущені на занятті студенти, а також ті, хто не з'явився на залік і не мають допуску отримують у відомості «не допущений» та відправляються на додаткову сесію.</p> <p>Студенти, що отримали заздалегідь допуск та погоджуються зі своєю оцінкою, можуть не бути присутні на заліковому занятті.</p>
--

### Лабораторні роботи

№ з/п	Назва теми заняття та перелік основних питань
1	<p><b>Лабораторна робота №1. Інтуїтивна розробка логічних пристроїв за заданими умовами роботи.</b></p> <p><u>Основні питання заняття:</u> поняття реле, контактів та релейно-контакторних схем; складання релейно-контакторних схем за заданими умовами роботи інтуїтивним методом без використання математичного опису та методів синтезу</p>
2	<p><b>Лабораторна робота №2. Основи роботи у середовищі для програмування ПЛІС Quartus II</b></p> <p><u>Основні питання заняття:</u> основи роботи у середовищі Quartus II; створення файлу-проекту та файлу-програми; приклад створення програми для реалізації простої логічної функції, призначення пінів; створення файлу-симуляції; симуляція роботи схеми на основі часових діаграм.</p>
3	<p><b>Лабораторна робота №3. Карти Карно.</b></p> <p><u>Основні питання заняття:</u> складання карт Карно за заданими логічними функціями; мінімізація логічних функцій за допомогою використання карт Карно у вигляді диз'юнктивної та кон'юнктивної нормальних форм; мінімізація логічних функцій за допомогою карт Карно при наявності невизначених станів логічної схеми, створення програм у середовищі Quartus II на основі мінімізованих функцій.</p>
4	<p><b>Лабораторна робота №4. Синтез одноктактних логічних пристроїв. Частина 1</b></p> <p><u>Основні питання заняття:</u> використання методики синтезу одноктактних схем за заданими умовами роботи; побудова схем на логічних елементах за отриманими на основі синтезу логічними виразами, створення програм у середовищі Quartus II.</p>
5	<p><b>Лабораторна робота №5. Синтез одноктактних логічних пристроїв. Частина 2</b></p> <p><u>Основні питання заняття:</u> використання методики синтезу одноктактних схем за заданими умовами роботи; побудова схем на логічних елементах за отриманими на основі синтезу логічними виразами, створення програм у середовищі Quartus II.</p>
6	<p><b>Лабораторна робота №6. Синтез багатотактних логічних пристроїв методом циклограм. Частина 1</b></p> <p><u>Основні питання заняття:</u> правила побудови циклограм за заданими умовами роботи схеми; використання методу циклограм для синтезу багатотактних схем за заданими умовами роботи; побудова схем на логічних елементах за отриманими на основі синтезу логічними виразами, створення програм у середовищі Quartus II.</p>
7	<p><b>Лабораторна робота №7. Синтез багатотактних логічних пристроїв методом циклограм. Частина 2</b></p>

	<i>Основні питання заняття: правила побудови циклограм за заданими умовами роботи схеми; використання методу циклограм для синтезу багатотактних схем за заданими умовами роботи; побудова схем на логічних елементах за отриманими на основі синтезу логічними виразами, створення програм у середовищі Quartus II.</i>
8	<b>Лабораторна робота №8. Основи програмування на мові Verilog HDL. Частина 1</b> <i>Основні питання: основи програмування на мові Verilog HDL у середовищі Quartus II; створення модулю програми, вхідних та вихідних змінних, тіла програми; створення програми для простих логічних виразів.</i>
9	<b>Лабораторна робота №9. Основи програмування на мові Verilog HDL. Частина 2</b> <i>Основні питання: основи програмування на мові Verilog HDL у середовищі Quartus II; створення модулю програми, вхідних та вихідних змінних, тіла програми; створення програми для логічних рівнянь, що отримані на основі синтезу методом циклограм.</i>

#### *Розрахунково-графічна робота (РГР)*

*У якості індивідуального завдання студенти виконують розрахунково-графічну роботу (РГР). РГР призначена для закріплення студентами знань з практичних навичок розробки логічного пристрою із використанням програмного забезпечення Quartus II.*

#### **Самостійна робота студента**

<i>№ з/п</i>	<i>Вид самостійної роботи</i>	<i>Кількість годин СРС</i>
1	<i>Підготовка до лабораторних робіт та їх захист</i>	43
2	<i>Виконання та захист РГР</i>	15
3	<i>Підготовка до МКР</i>	2
4	<i>Підготовка до заліку</i>	6
	<b>Всього</b>	<b>66</b>

#### **6. Контрольні роботи**

*Метою контрольних робіт є закріплення та перевірка теоретичних знань із кредитного модуля, набуття студентами практичних навичок самостійного вирішення задач.*

*Модульна контрольна робота (МКР) виконується на 12-му лекційному занятті та присвячена вирішенню практичних задач за Розділами 1 та 2.*

#### **Політика та контроль**

##### **6. Політика навчальної дисципліни (освітнього компонента)**

*Система вимог, які викладач ставить перед студентом:*

- правила відвідування занять: відповідно до Наказу 1-273 від 14.09.2020 р. заборонено оцінювати присутність або відсутність здобувача на аудиторному занятті, в тому числі нараховувати заохочувальні або штрафні бали. Відповідно до РСО даної дисципліни бали нараховують за відповідні види навчальної активності на лекційних та практичних заняттях.*

- правила поведінки на заняттях: студент має можливість отримувати бали за відповідні види навчальної активності на лекційних та практичних заняттях, передбачені*

PCO дисципліни. Використання засобів зв'язку для пошуку інформації на гугл-диску викладача, в інтернеті, в дистанційному курсі на платформі Сікорський здійснюється за умови вказівки викладача;

- політика дедлайнів та перескладань: якщо студент не проходив або не з'явиться на МКР (без поважної причини), його результат оцінюється у 0 балів. Перескладання результатів МКР не передбачено;

- політика щодо академічної доброчесності: Кодекс честі Національного технічного університету України «Київський політехнічний інститут» <https://kpi.ua/files/honorcode.pdf> встановлює загальні моральні принципи, правила етичної поведінки осіб та передбачає політику академічної доброчесності для осіб, що працюють і навчаються в університеті, якими вони мають керуватись у своїй діяльності, в тому числі при вивченні та складанні контрольних заходів з дисципліни;

- при використанні цифрових засобів зв'язку з викладачем (мобільний зв'язок, електронна пошта, переписка на форумах та у соцмережах тощо) необхідно дотримуватись загальноприйнятих етичних норм, зокрема бути ввічливим та обмежувати спілкування робочим часом викладача;

- визнання результатів навчання, набутих у неформальній/інформальній освіті здійснюється у відповідності до «Положення про визнання в КПІ ім. Ігоря Сікорського результатів навчання, набутих у неформальній / інформальній освіті». Визнані можуть бути курси (у тому числі онлайн), семінари, тренінги тощо, пов'язані з тематикою даної дисципліни.

## 7. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

**Поточний контроль:** МКР, виконання та захист лабораторних робіт, виконання РГР.

**Календарний контроль:** провадиться двічі на семестр як моніторинг поточного стану виконання вимог силябусу.

**Семестровий контроль:** залік.

**Умови допуску до семестрового контролю:** виконані та захищені всі лабораторні роботи, зарахована РГР, семестровий рейтинг більше 30 балів.

Таблиця відповідності рейтингових балів оцінкам за університетською шкалою:

Кількість балів	Оцінка
95-100	Відмінно
85-94	Дуже добре
75-84	Добре
65-74	Задовільно
60-64	Достатньо
Менше 60	Незадовільно
Менше 30	Не допущено

Загальна рейтингова оцінка студента після завершення семестру складається з балів, отриманих за:

- виконання та захист лабораторних робіт;
- виконання та захист розрахунково-графічної роботи (РГР);
- виконання модульної контрольної роботи (МКР).

Лабораторні роботи	РГР	МКР
45	30	25



### **Лабораторні роботи**

**Ваговий бал – 5.** Максимальна кількість балів за всі практичні заняття – 5 балів \* 9 занять = 45 балів.

На лабораторних роботах студенти виконують завдання, оформлюють звіт та захищають його.

#### **Критерії оцінювання лабораторної роботи:**

- вірно виконаний синтез всіх задач, продемонстрована працездатність всіх програм (схем), вірні відповіді на запитання до захисту – 5 балів;
- вірно виконаний синтез всіх задач, продемонстрована працездатність всіх програм (схем), відповіді на питання до захисту мають неточності – 3,0-4,9 бали;
- виконаний синтез всіх задач, але деякі з них містять помилки або неточності, продемонстрована працездатність не всіх програм (схем), відповіді на питання до захисту мають неточності – 2,0-3,9 бали;
- виконаний синтез не всіх задач, продемонстрована працездатність не всіх програм (схем), відповіді на питання до захисту мають неточності – 0-1,9 балів;
- лабораторна робота не виконана або звіт не представлений – повертається на відпрацювання або доопрацювання.

### **Розрахунково-графічна робота**

**Ваговий бал – 30.** Розрахунково-графічна робота (РГР) оформлюється та здається окремо у визначений лектором термін.

До захисту на максимальний бал допускаються студенти, які у визначений викладачем термін виконали РГР та оформили її у відповідності до встановлених вимог. Під час захисту викладач задає питання по змістовній частині РГР для визначення у студента рівня знань теоретичної частини та його розуміння методів вирішення завдань. Після успішного усного захисту студент отримує письмове завдання, яке він повинен вирішити за визначений час.

#### **Критерії оцінювання усного етапу РГР:**

- своєчасна здача роботи, розуміння представленого матеріалу, повні відповіді на запитання до захисту – 9-10 балів;
- своєчасна здача роботи, розуміння представленого матеріалу, відповіді на запитання до захисту з деякими неточностями – 6-8 балів;
- - своєчасна здача роботи, не повне розуміння представленого матеріалу, відповіді на запитання до захисту з значними неточностями – 1-5 балів.
- робота виконана, але студент взагалі не орієнтується у матеріалі/робота виконана із значними помилками – на доопрацювання.

#### **Критерії оцінювання письмового етапу РГР:**

- задача вирішена вірно з несуттєвими помилками – 10-15 балів;
- задача вирішена частково та (або) із деякими помилками – 6-9 балів;
- задача майже не вирішена, або вирішена із суттєвими помилками – 1-5 балів.
- задача взагалі не вирішена – 0 балів

### **Модульна контрольна робота**

Ваговий бал за МКР – 25.

#### **Критерії оцінювання**

Під час виконання МКР студенту пропонується 2 завдання. Завдання 1 оцінюється від 0 до 10 балів; завдання 2 оцінюється від 0 до 15 балів. У завданні 1 необхідно за заданою циклограмою виконати логічний синтез методом циклограм та побудувати релейно-

контакторну схему керування та схему на логічних елементах. У завданні 2 Написати та просимулювати у середовищі Quartus II програму за виразами, отриманими у завданні 1.

Календарний контроль базується на поточній рейтинговій оцінці. Умовою позитивної атестації є значення поточного рейтингу студента не менше 50% від максимально можливого на час атестації.

#### **Форма семестрового контролю – залік**

Максимальна сума балів складає 100. Необхідною умовою допуску до заліку є зараховані обидві частини РГР та здані усі завдання до практичних занять. Для отримання заліку з кредитного модулю «автоматом» потрібно мати рейтинг не менше 60 балів, а також виконані умови допуску до заліку.

Студенти, які наприкінці семестру мають рейтинг менше 60 балів, а також ті, хто хоче підвищити свою оцінку в системі ECTS, виконують залікову контрольну роботу. При цьому набрані бали студентом анулюються, а оцінка за залікову контрольну роботу є остаточною.

**Залікова робота.** Залікова робота проводиться на останньому лекційному занятті. Студент отримує письмове завдання за матеріалами дисципліни, а також проходить усну співбесіду.

#### **Робочу програму навчальної дисципліни (силабус):**

**Складено** доцентом кафедри автоматизації електромеханічних систем та електроприводу ФЕА, к.т.н. Бур'яном С.О.

**Ухвалено** кафедрою ЦТЕ (протокол № 21 від 30.05.24)

**Погоджено** Методичною комісією НН ІАТЕ КПІ ім. Ігоря Сікорського (протокол № 9 від 31.05.24)